

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 56-132588

(43)Date of publication of application : 16.10.1981

(51)Int.Cl.

G04G 3/00
H03B 5/32

(21)Application number : 55-036448

(71)Applicant : CITIZEN WATCH CO LTD

(22)Date of filing : 22.03.1980

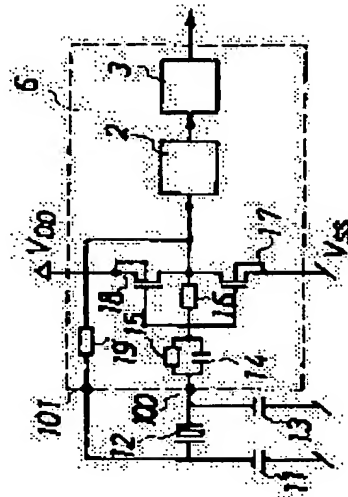
(72)Inventor : NISHIKUBO YASUHIKO

(54) CRYSTAL OSCILLATION TYPE ELECTRONIC WATCH

(57)Abstract:

PURPOSE: To improve humidity resistance of a watch circuit containing IC chips while facilitating DC measurement by constructing an input circuit of an amplification inverter at an oscillator section on the same chip with MOS capacitances and high resistances connected in parallel.

CONSTITUTION: A capacitor 14 comprising a semiconductor MOS capacitance and a high resistance 15 of 100M Ω or more are connected in parallel between an amplification inverter comprising MOSTs 17 and 18 on oscillation input terminal 100 for DC-blocking. Therefore, though a deflection occurs in the potential direction VDD or VSS at a terminal 100 with a lower impedance down to a few M Ω due to humidity or the like, the resistance 15 reduces possible potential change in DC or an AC signal of a crystal oscillator 12 is transmitted to the inverter through the capacitor 14. This prevents the halting of the oscillation associated with humidity change or fixes the gate potential of a CMOS thereby facilitating DC measurement.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

3

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56—132588

⑮ Int. Cl.³
G 04 G 3/00
H 03 B 5/32

識別記号

庁内整理番号
7408—2F
7928—5J

⑭ 公開 昭和56年(1981)10月16日

発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 水晶発振式電子時計

⑯ 特 願 昭55—36448

⑰ 出 願 昭55(1980)3月22日

⑱ 発 明 者 西久保靖彦

所沢市大字下富字武野840シテ

ズン時計株式会社技術研究所内

⑲ 出 願 人 シチズン時計株式会社

東京都新宿区西新宿2丁目1番
1号

⑳ 代 理 人 弁理士 金山敏彦

明 細 書

1. 発明の名称

水晶発振式電子時計

2. 特許請求の範囲

(1) 水晶振動子等を時間基準源とし、該振動子の周波数を時刻表示装置まで分周する手段を有するコンプリメンタリーMOSトランジスタの論理回路を用いた水晶発振式電子時計において、前記水晶発振式電子時計に設けた振振回路の同一チップ上で、発振部は帰かん抵抗と増幅インバーターを有し該増幅インバーターへの入力がMOS容量と100MΩ以上のポリシリコン抵抗の並列接続よりなることを特徴とする水晶発振式電子時計。

3. 発明の詳細な説明

本発明は水晶振動子等を時間基準源とし、該振動子の周波数を時刻表示装置まで分周する手段を有するコンプリメンタリーMOSトランジスタ(以下CMOSTと略す)の論理回路を用いた水晶発振式電子時計において、同一チップ上で、発振部の増幅インバーターの入力を、MOS容量と

高抵抗の並列接続より構成することによつて、ICチップを含む時計回路の耐湿性を向上し、且つ調定を容易にすることを目的としている。

従来より用いられている水晶発振式電子時計のブロックダイアグラムは、第1図に示す如く、発振部1、分周部2、表示駆動部3、時刻表示装置4よりなつており、さらに発振部1を第2図に詳細に示した。11は出力コンデンサー、12は水晶振動子、13は入力コンデンサー、17はNチャネルMOSトランジスタ(以下MOSトランジスタをMOS Tと略す)、18はPチャネルMOS Tで17と18より増幅インバーターとなり、16は帰かん抵抗、19は安定化抵抗、101はIC6への発振出力端子、100はIC6からの発振入力端子、5は電池で高電位側がV_{DD}、低電位側がV_{SS}である。さらに点線5に囲まれた領域が同一ICチップとなつてゐる。従来の発振部での方式では、例えば湿度によつてIC6の発振の入力端子100とV_{DD}間が帰かん抵抗16に比較して非常に低インピーダンスになるとMOS T

17と18による増幅インバーターの増かん抵抗16が V_{DD} に短絡することになりバイアス点が移動して発振を持続するゲインが得られなくなつて発振を停止し、結局湿度に弱い回路となつていた。特に近年、消費電力の減少とともに、その影響を受けやすく、回路基板などの防湿処理によつて、その対策としていた。本発明は上記欠点を除去したもので、測定上、何ら不都合を与えることなく、耐湿性を向上したものである。

本発明の発振部を第3図に示した。MOSFET 17と18からなる増幅インバーターとIC6の発振入力端子100との間には、直流阻止のためのコンデンサ14と100M Ω 以上の高抵抗15が並列に接続されている。第3図によつて、なぜ耐湿性が向上しているかを説明する。従来は、湿度などにより、IC発振入力端子100が V_{DD} あるいは V_{SS} に究極的に短絡されるような状態になると、直流的に増幅インバーターの入力は、同様に V_{DD} あるいは V_{SS} になつてしまい、増かん抵抗16が短絡されることによつてバイアスが移動

(3)

向上し、高抵抗15は必要ないと思われるが並列に抵抗15を付加していることが本発明のもうひとつの特長となつてゐる。それはもし高抵抗15が無いとしても、耐湿性には同様な効果を期待できるのだが、IC測定の観点から考えると、IC端子100を直流的に V_{DD} あるいは V_{SS} に短絡しても高抵抗15がなく、コンデンサ14のみだと増幅インバーターの入力直流的に端子100とはきりはなされているためオープンになつたままで、CMOSでの増幅インバーターには電流が流れてしまい、評価上特にリーク測定の点で非常に不都合となる。IC測定でのリーク電流測定はCMOSのすべてのゲートを V_{DD} あるいは V_{SS} に固定しなければならない。ところがもしコンデンサ14のみでは、増幅インバーターの入力電圧を固定できないため、ICに数百nAのリーク電流が生じてしまい、数nAのリークを測定しなければならない現状では非常に不都合であり、且つ増幅インバーターの遷移電流が測定できないため従来の発振に必要な増幅インバーターのゲイ

(5)

して、発振を停止させてしまつた。しかし本発明は発振持続のため交流的には半導体MOS容量によるコンデンサ14により、直流的にはポリシリコン高抵抗15(100M Ω 以上)によつて、増幅インバーターとIC発振入力端子100との間が結合されている。したがつて端子100が湿度などによつて、数M Ω の低インピーダンスになつて V_{DD} あるいは V_{SS} 電位よりになつたとしても、直流的には高抵抗15によつてのみ接続され、増かん抵抗16とのインピーダンス分割により、その電位の影響は非常に小さく軽減されてインバーターのバイアス点にはば変化を及ぼさない。そして水晶振動子12の交流的な出力信号は、コンデンサ14により増幅インバーター入力に減衰なしに伝達されるため、発振は湿度などによる直流バイアス変化の結果として生じる発振停止を、回路基板などの防湿処理をすることなしにも実現できる。もちろんICチップ自身は樹脂などによつてモールドされていることが前提条件ではある。上記説明によれば、コンデンサ14のみで耐湿性は

(4)

を知ることができず、問題を生じていた。本発明では、直流的には、高抵抗15によつて、増幅インバーターの入力は端子100に結合されている。したがつて従来の第2図と同様に端子100を V_{DD} あるいは V_{SS} にすることによつて、CMOSのゲートを固定することができ、直流的にも測定可能となつた。上記説明したように、耐湿性も向上させ、且つ測定上、従来と同様に不都合を生じない本発明の方式は非常に有意義である。またこのときの高抵抗15は、100M Ω 以上の抵抗が要求されるため(増かん抵抗に比較して十分大きいということ)、一般のMOSFET構造では面積が大きくなつて実現できない。したがつて本発明では、制御性の面からも優れているイオン注入によるポリシリコン抵抗を用いている。例えばシート抵抗が10M Ω のものをを用いれば、面積的には、100M Ω 程度ならほとんど無視できる程度にすることができる。第4図にイオン注入ドーズ量とシート抵抗の炭素データを示したが、第4図のグラフからも判明するように、ポリシリコン抵

(6)

抗によればほぼ任意の高抵抗値を得ることができる。また従来は、帰かん抵抗16は、MOS構造によつていたが、上記高抵抗15と同一工程で帰かん抵抗6をポリシリコン抵抗にすることにより、帰かん抵抗の面積を従来の1/10程度に小さくすることもできる。帰かん抵抗16の特性は、そのことによつて電圧によらない一定値となり、発振特性上からも好結果をもたらす。

4. 図面の簡単な説明

第1図は水晶発振式電子時計のブロックダイアグラム、第2図は従来の水晶発振式電子時計の発振部を示す回路図、第3図は本発明の水晶発振式電子時計の発振部を示す回路図、第4図はイオン注入ドーズ量とシート抵抗値の実測データの特性図である。

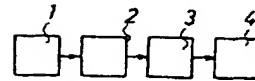
1…発振部、 2…分周部、 3…表示駆動部、
4…時刻表示装置、 5…電池、 6…ICチップ。

特許出願人 シチズン時計株式会社

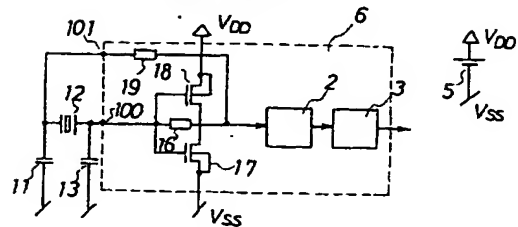
代理人 井堀士 金山 敏彦

(7)

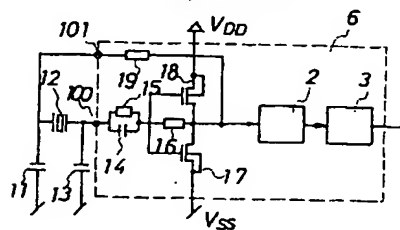
第1図



第2図



第3図



第4図

